

マルチコア・プロセッサ



2008年5月13日

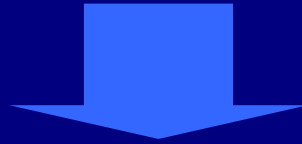
富士通株式会社 次世代テクニカルコンピューティング開発本部
井上 愛一郎

マルチコアの必然性

パラメータ α でスケーリングするとき、

α^2 倍のゲート $\rightarrow$ α 倍のIPC
 α 倍の周波数

} α^2 倍の性能
(単ースレッド)



α^2 倍のゲート
周波数は向上しない

} α^2 倍の性能
(スループット)

(ムーアの法則に乗る)

半導体の世代ごとに、およそ2倍の性能

マルチコアで問題となること

- 当面の問題
 - 面積、電力、信頼性
 - 工程・工数
 - ソフトウェアライセンス
 - その他、たくさん



マルチコアで問題 面積・電力・信頼性

- 半導体の世代が進む⇒その分多くの回路を詰め込む
 - ✓ 回路量 = コア × n倍 + 共通部
 - ✓ 世代ごとにコア倍増
 - ✓ 共通部が拡大(大きなスループットが必要)
 - ✓ I/Oピンとその領域も増大
- 面積も、電力も、エラー頻度も大きくなる

(↓こんなコンピュータには、したくない)
大きい、重い、うるさい、壊れやすい、高い

マルチコアで問題 工程・工数

- コアの繰り返しはOKだが...
- 各コアの実装はシビア(より小さくしなければ...)
- 共通部分(共有キャッシュやバス制御)の開発工数大
 - ✓ 世代ごとに倍増するコアと接続
 - ✓ 要求スループットも世代ごとに倍増
- HSIOの開発
 - ✓ 高スループットの実現に必要
 - ✓ 競合力のために最先端半導体を使いたいが...
 - ✓ 未確定のパラメータでアナログ設計を開始し、実物からのフィードバックが必須

開発に時間がかかり、競合力が殺される

マルチコアで問題 ソフトウェアライセンス

- TCO $\propto$ システムスループット／ソフトウェアライセンス
- ソケット課金の場合(ex. パソコン)
 - ✓ ソケット数が同じ $\Rightarrow$ ソフトウェアライセンスは同じ
 - ✓ コア数増加はスループット向上に効果的 $\Rightarrow$ マルチコア化でTCO改善
- コア課金の場合(ex. ビジネスサーバ)
 - ✓ ソフトウェアライセンス=課金単価 $\times$ コア数
 - ✓ システムスループット $\propto$ コア数ならばTCO一定だが、
 - ✓ コアを倍増するとき、コアあたりの性能の維持向上は困難 $\Rightarrow$ TCO悪化

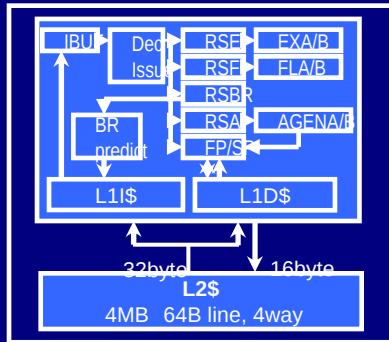
顧客のTCOが問題

SPARC64も、Mainframeも、マルチコア化

- ~10コア位まで、これまでの延長上で頑張る(あと数年)
- マルチコアの問題からは逃れられない
 - ✓ 電力増大、面積増大
 - ✓ コア数増加のペースを少し抑えないと...
- もちろん何も対策しないわけではない
 - ✓ 省電力の推進: クロックゲーティング、省電力ラッチ など
 - ✓ 信頼性向上: レジスタファイル、バスのECC保護・救済
 - ✓ システムバスの改善
- サービス基盤としてのコンピュータ
 - ✓ やり直せばよい(参照、検索など) ⇒ 継続性
 - ✓ 失敗は許されない(決済など) ⇒ 堅牢性、データインテグリティ

SPARC64™ Chips

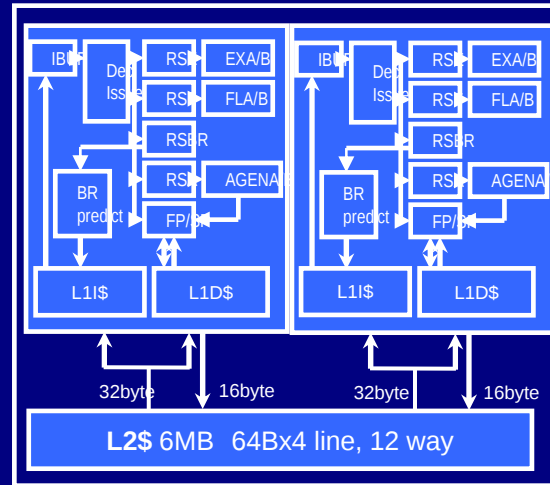
SPARC64™ V



90nm CMOS Cu10 layers
18.46mmx15.94mm
400M transistors
279 signal pins
2.16GHz
65W(max)

SPARC64™ VI

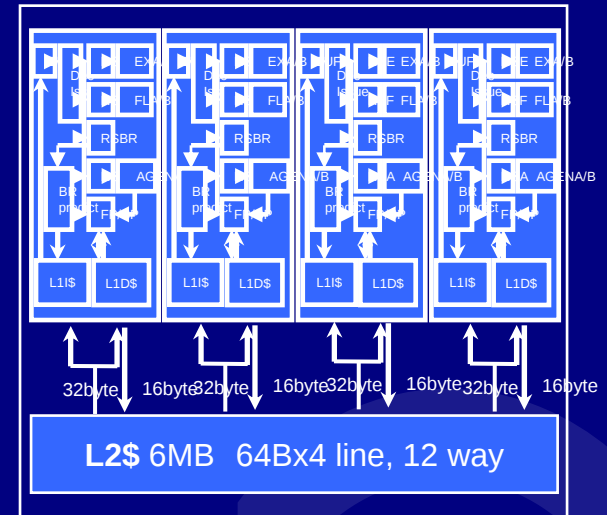
2core x 2threads(VMT)



90nm CMOS Cu 10 layers
20.38mm x 20.67mm
540M transistors
412 signal pins
2.4GHz
120 W(max.)

SPARC64™ VII

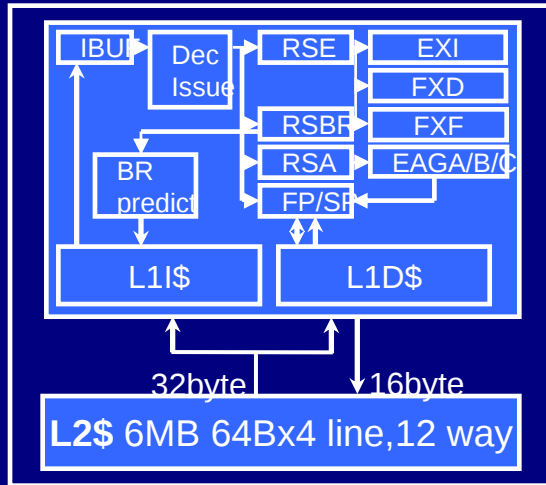
4core x 2threads(SMT)



65nm CMOS Cu 12 Layers
21.31mm x 20.86mm
600M transistors
459 signal pins
2.5GHz
150 W(max.)

Mainframe CPU Chips

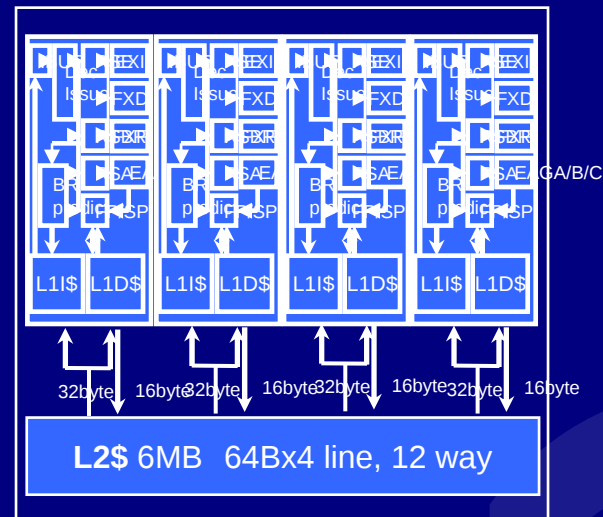
GS21-900



90nm CMOS Cu 10 layers
20.38mm x 20.67mm
500M transistors
L2\$ 6MB

T.B.D.

4core



65nm CMOS Cu 12 Layers
21.31mm x 20.86mm
L2\$ 6MB

将来は？

- そんなに遠くない将来(10～20年)
 - とても沢山のコア(~100、~1000、...)
 - それが複数搭載されたコンピュータが、たくさんネットワークでつながって.....
 - クラウドのかなたに何があるのか？
- どこに向かっているのか
 - 細胞からなる組織、それで構成される生物、生物の集合体としての群れ、そこに育まれる文化...
 - それとも、癌細胞、死...
- 何に価値があるのか
 - 性能？機能？信頼性？消費電力？価格？
 - 評価尺度を見直さなければ

「大学への期待」

- ベンダーの垣根を越えた技術の育成・流通
 - 実装、信頼性、省電力、I/Oなど、キーとなる技術
- 大胆な発想に基づく研究
 - 製品開発とは不連続な世界
 - 異分野からの知見(生物学、社会学など)
 - 市場の創出、文化の創出
- 人材の供給(本音)
 - ハイエンドプロセサの主導権を日本に取り戻す気概溢れる学生、情熱と理性のバランスが取れた学生を育ててほしい
 - 魅力ある授業で学生の情報系離れを食い止めてほしい(企業側も協力するに吝かでない)

商標について

すべてのSPARC商標は、米国SPARC International, Inc. のライセンスを受けて使用している同社の米国およびその他の国における商標または登録商標です。SPARC商標がついた製品は、米国Sun Microsystems, Inc. の開発したアーキテクチャに基づくものです。

SPARC64は、米国SPARC International, Inc. のライセンスを受けて使用している同社の商標です。

その他各種製品名は、各社の製品名称、商標または登録商標です。

"All other company/product names mentioned may be trademarks or registered trademarks of their respective holders and are used for identification purpose only. "

SPARC64™ V/VI/VII

All Rights Reserved, Copyright© FUJITSU LIMITED 2008



THE POSSIBILITIES ARE INFINITE