

TOSHIBA

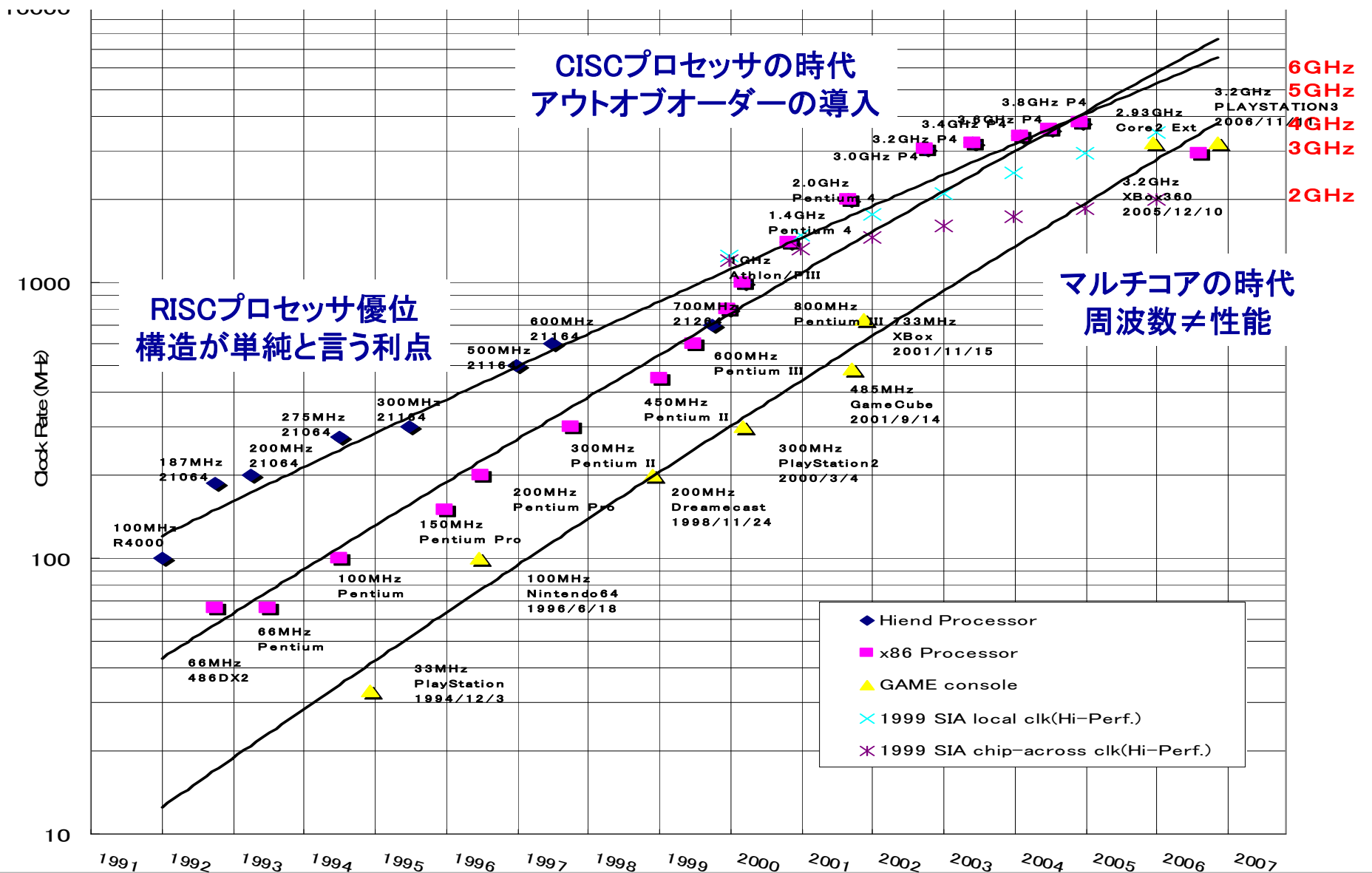
Leading Innovation >>>

ICD-ARC共催研究会パネル討論 新時代におけるマルチコア戦略

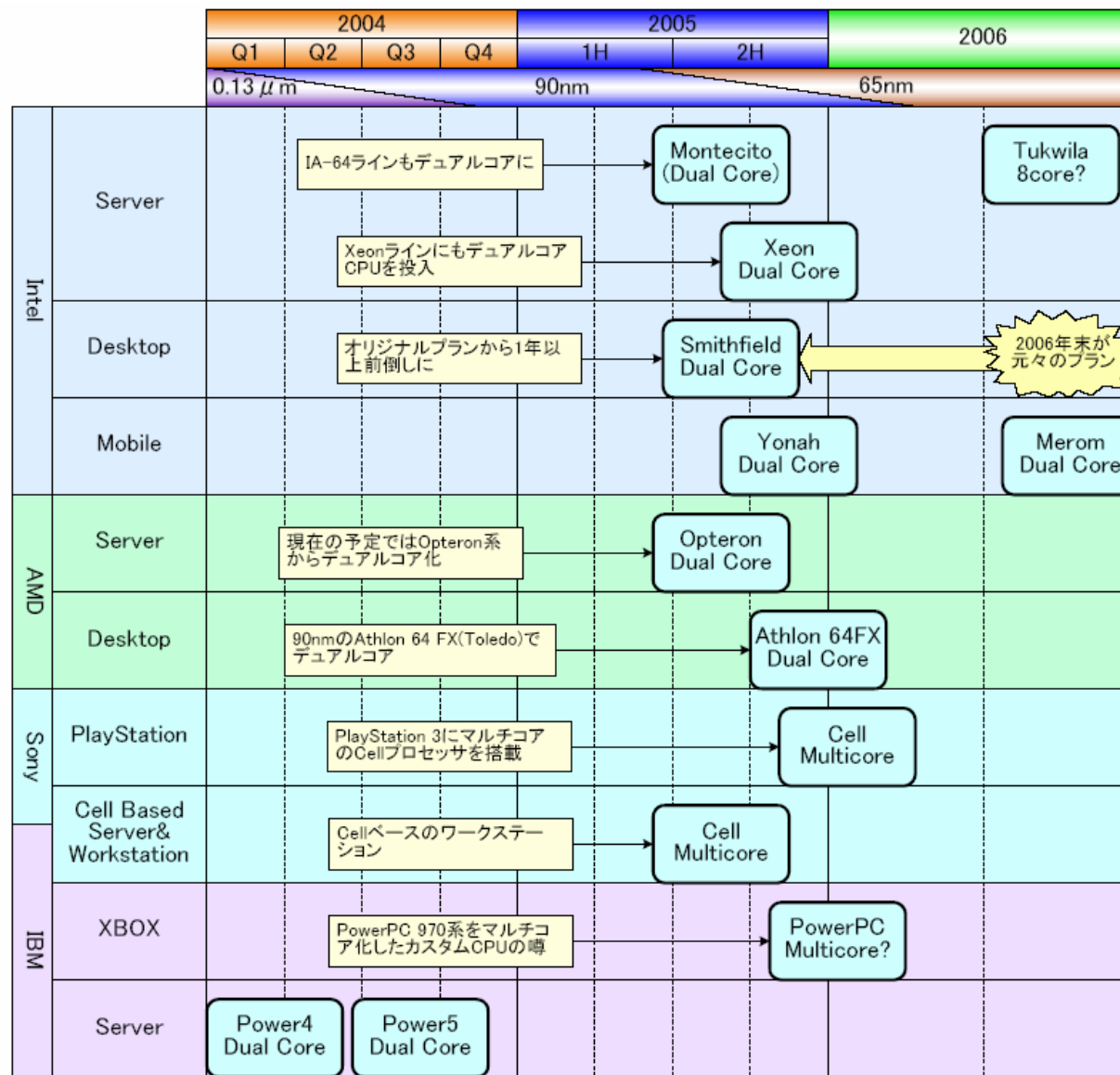
(株) 東芝 セミコンダクター社
2008年5月13日

斎藤 光男

プロセッサ周波数の年代別の伸び

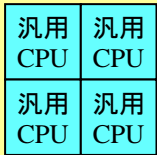




マルチコア化が進むマイクロプロセッサ

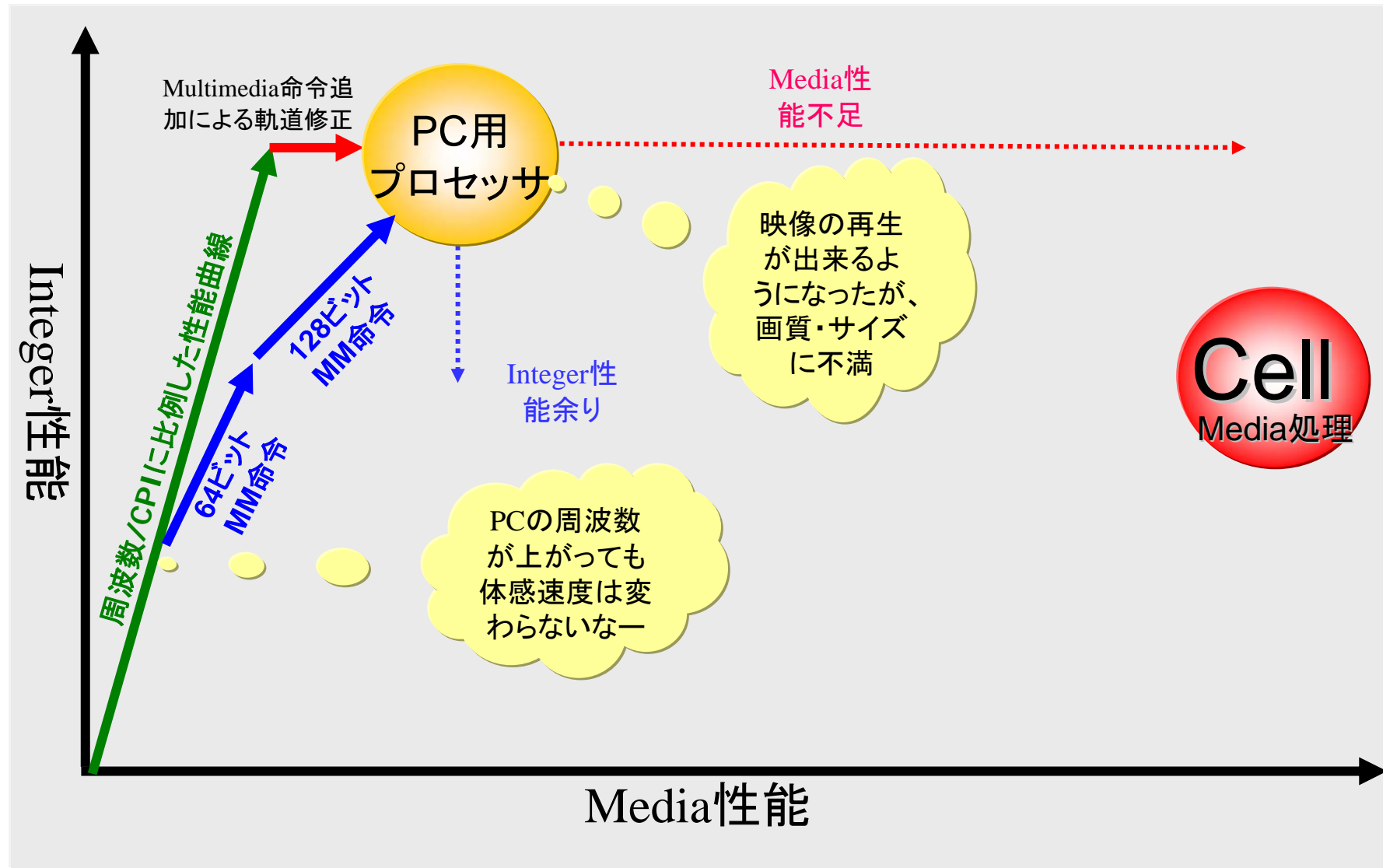


PC-Watch後藤弘茂氏資料

マルチコアプロセッサ構成の分類

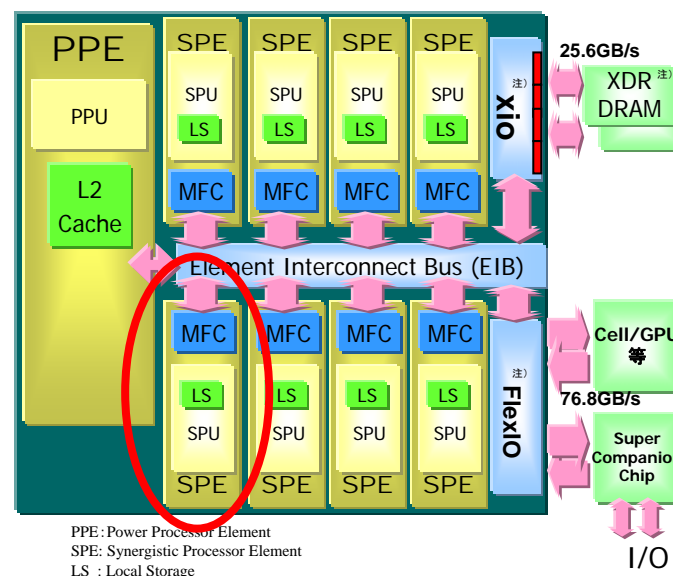
種類	説明	マルチスレッド性能	シングルスレッド性能	性能/消費電力	ソフトウェア移植性
Homogeneous Multi-core 	従来型の汎用CPUコアを2個以上搭載する	そこそこ高い ○	非常に高い ◎	悪い ×	◎
Homogeneous Multi-core (small core) 	シンプル化したCPUコアを多数搭載する	非常に高い ◎	低い ×	良い ○	○
Heterogeneous Multi-core (simple) 	比較的シンプルな制御用CPUコアとシンプルなデータ用CPUコアを組み合わせる	非常に高い ◎	高い ○	非常に良い ◎	抜本的変更 ×

ProcessorとしてのCellは？



Synergistic Processor Element (SPE)の特長

- データ演算処理向けの新しいアーキテクチャ
 - メディア演算・浮動小数点演算
- RISC 命令セット体系のプロセッサ
 - 高級言語指向
- SIMD 演算命令
 - 128 ビットデータに対して並列演算を実行 (eg. 4x32ビット)
- 128 本の 128 ビット幅レジスタファイル
- 256KB のローカルストア
- 様々なパフォーマンス測定機能



CellはRISC以来の新しい方向かもしれない

■ RISCが提案したもの

- プログラムをアセンブラで書くのをあきらめる
 - コンパイラが扱いやすい単純な命令のみに限定
 - 効率的なプログラムをコンパイラにゆだねる
- その結果、計算機のHWの中身をユーザは直接は知らなくても良い
 - 高級言語によってプログラムが容易に
 - リアルタイム性は追求しない
- 圧倒的なコストパフォーマンスを実現
 - 簡単なハードウェアで高性能
 - 3倍程度の性能が得られた

■ Cellが提案したもの

- ハードウェアをありのままにユーザに見せる
 - HWの構成、メモリサイズなどを意識してプログラム
 - プログラムを効率的にするには工夫が必要
- その代わりに、計算機の中で何が起きているのかをユーザに出来るだけ知らせる
 - 性能のチューニングが容易に
 - リアルタイム性が容易に確保できる
- 圧倒的なコストパフォーマンスを実現
 - はるかに小さいSPU1個がPC用プロセッサ2個以上に相当する例も

アカデミック・研究機関への期待

■ 並列性の特徴

- マルチレベル・粒度の並列処理(スレッド、データ、命令)
- Deterministicな可制御性の高い計算機モデル

■ 新しい研究テーマ例

➤ 自動並列化コンパイラ

- SIMD化やマルチコアに対応する細粒度から粗粒度の多様な自動並列化
- 多階層のストレージモデルに適したコード・データの自動分割

➤ 並列プログラミングモデル

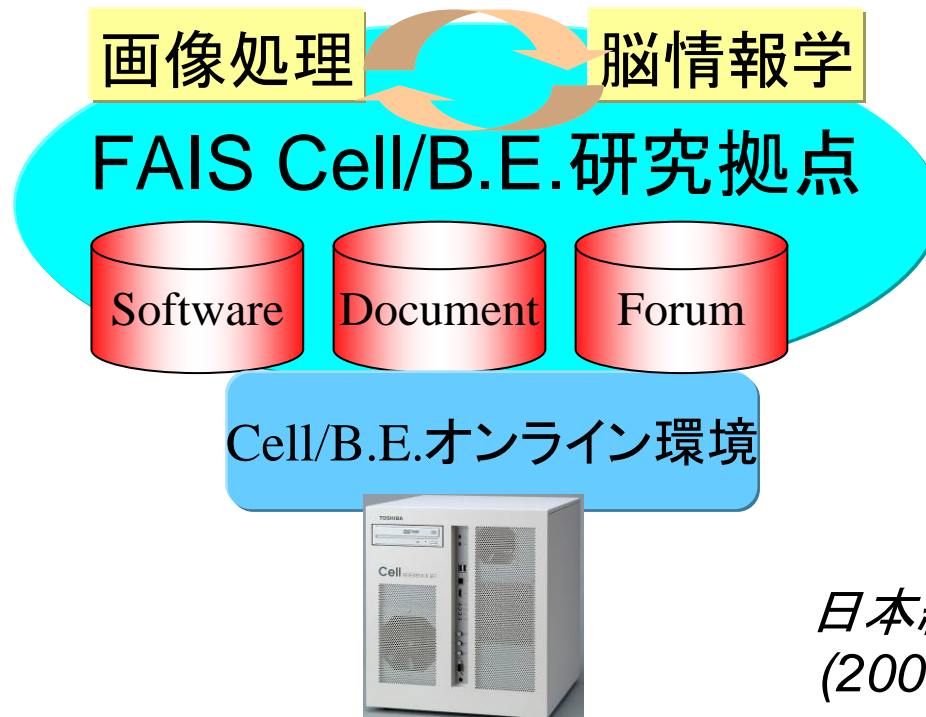
- OpenMP等の多様な生産性の高いプログラミング言語やスキーム

➤ 新しいアプリケーション

- 生物学、航空宇宙学等の産業分野向けスーパーコンピュータ
- 映像認識性能を活かす家庭向けエンターテイメント

FAIS: Cell/B.E. の新研究拠点が九州に誕生

- 北九州産業学術推進機構(FAIS)に、ソニー・東芝・IBMが支援する、米国ジョージア工科大学に続く、第2の研究拠点
- 画像処理技術や脳情報学等の様々な研究者が連携する応用研究を推進



日本経済新聞
(2007/10/30)

北九州産業学術推進機構 (FAIS) は二十九日、次世代MPU (超小型、東芝、米IBMなど) の実用化を進める「セル」型演算処理装置「セル」からセル関連の研究・開発拠点を選定されたと発表した。北九州学術研究

北九州産業学術推進機構
次世代MPU拠点に
ソニーなど選定 研究開発担う

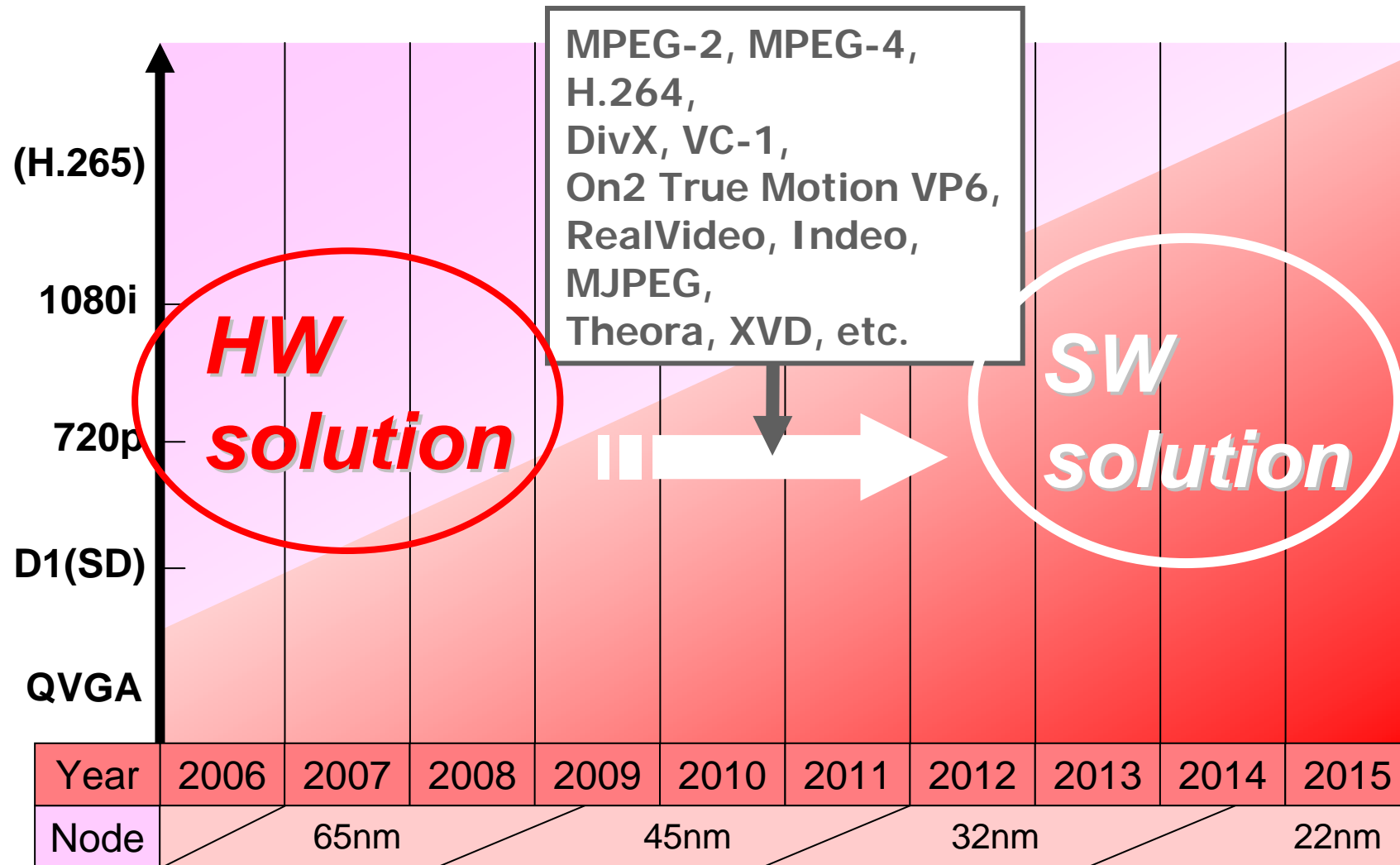
STI Center of Competence (CoC) at Georgia Tech

- 米国ジョージア工科大学に、ソニー・東芝・IBMが支援して、“*STI Center of Competence (CoC)*” 研究拠点を開設
- 情報共有コミュニティサイトCellBuzz wiki
 - <http://wiki.cc.gatech.edu/cellbuzz>
- ワークショップ
 - プログラミングワークショップを2007年2・6月開催



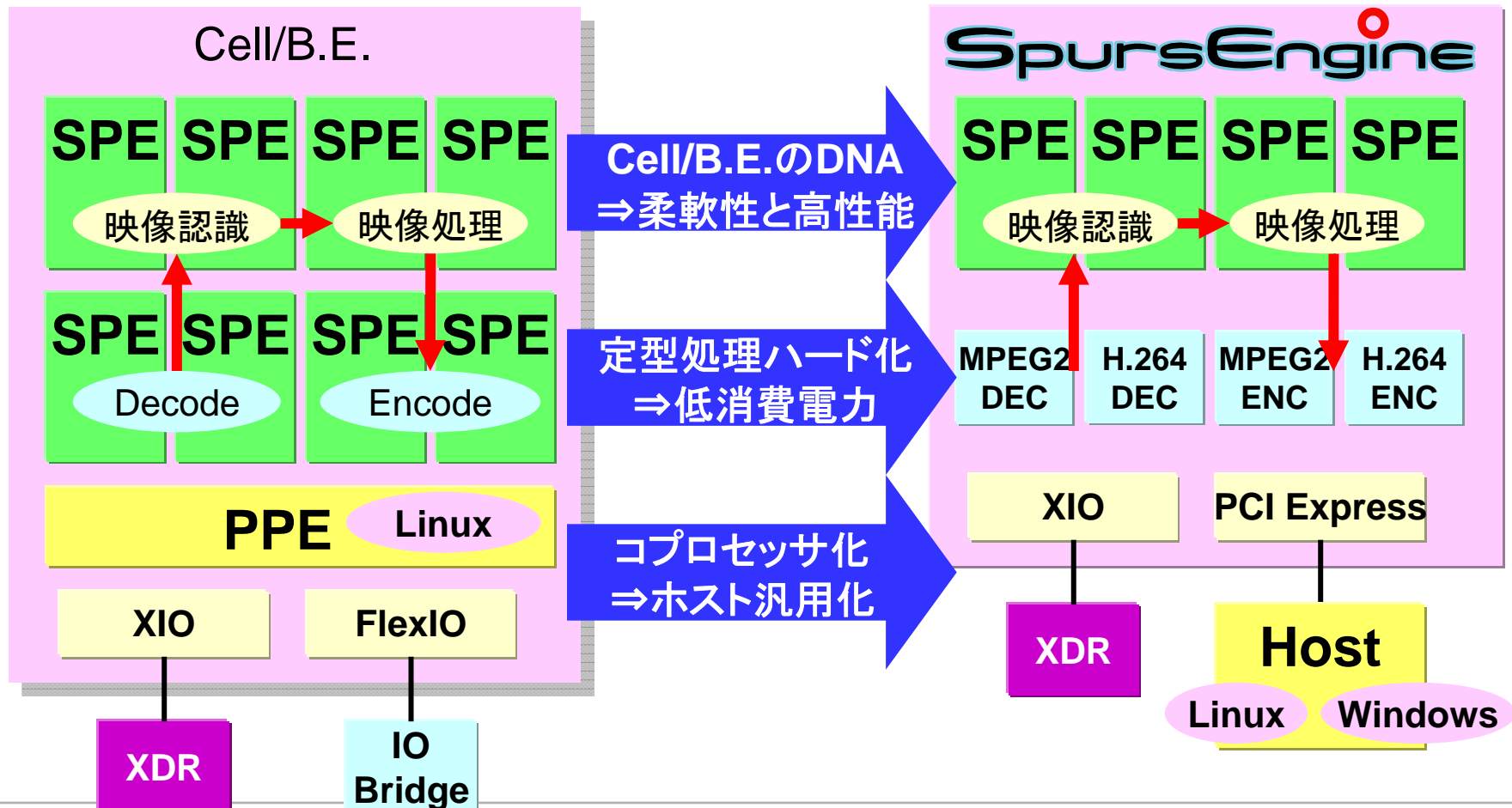
引用元: <http://www.cc.gatech.edu/news/college-of-computing-designated-first-sti-center-of-competence-focused-on-cell-processor>

Trend of HW Solution to SW Solution



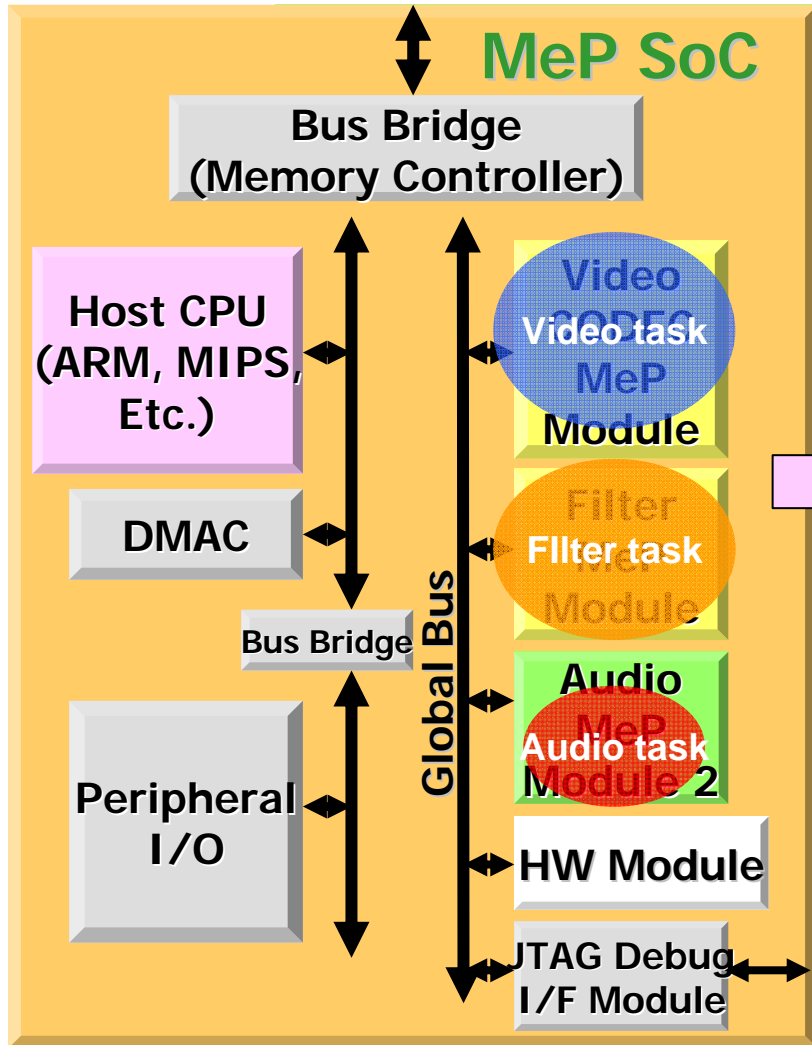
SpursEngineとCell/B.E.の比較

- Cell/B.E.と共通のプロセッサコアSPEを4基内蔵するコプロセッサ。
- Cell/B.Eと比較して、映像処理の性能対消費電力を大幅に改善。

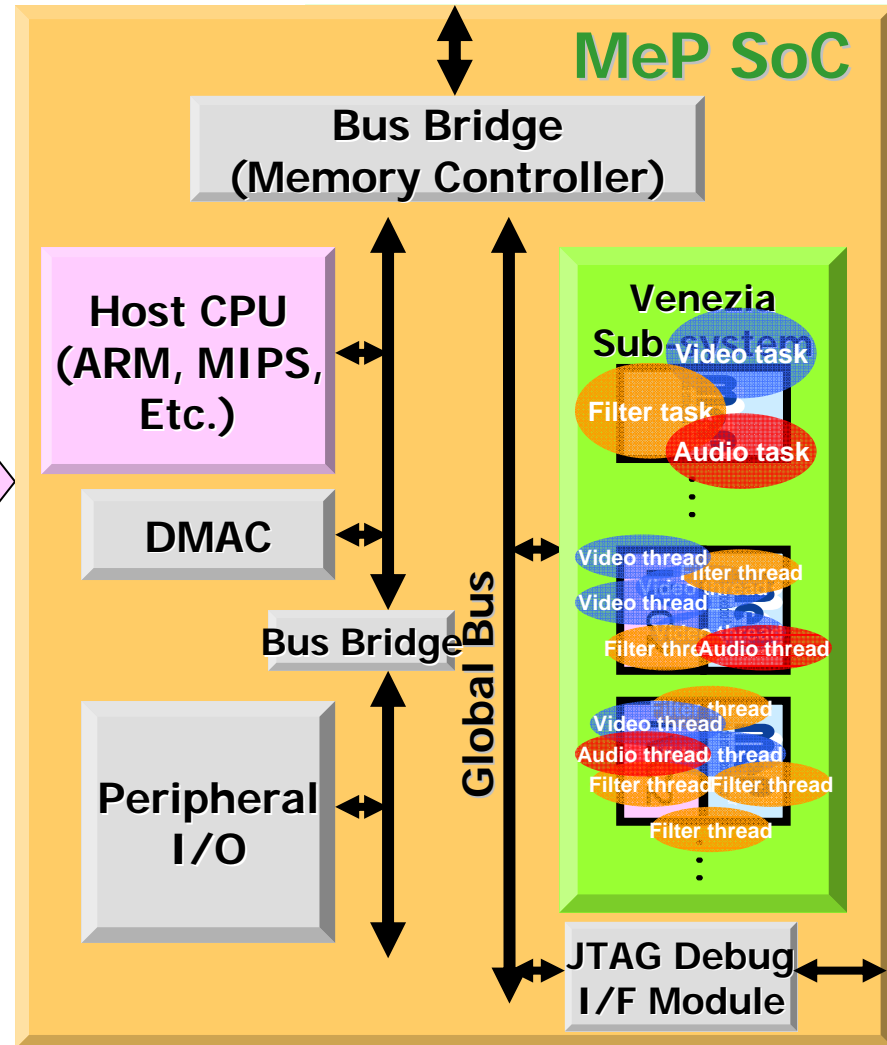


SoC Platform based on Venezia Sub-system

MeP Base (Current)



Venezia Base



今後の展開

- プログラムモデルを変えないマルチコア, メニーコアは今後も続く
 - シングルコアに戻る事は無い
 - サーバ, PCなどはこの方向
- 新しいプログラムモデルにより, 性能重視のヘテロコアが増える
 - 新しいプログラムモデルを使いこなせれば, 性能は飛躍的に上がる
 - アカデミアへの期待の大きいところ
- 一方でHWとの融合を目指すSpursEngine, Veneziaのような試みが増える
 - 効率の良いハードウェアの置き換えを目指し,
 - ソフトウェアの最適化と, 専用ハードウェア, リコンフィギャラブルアーキテクチャの組み合わせで, 消費電力, コストの最適化を図る
- やわらかいハードウェアを目指して
 - 新しいプログラミングモデルと, 消費電力などの効率化で
 - SOCの時代を生き抜き
 - ソフトウェアの時代への供えを作る事が重要

